JP10-093137

III-V NITRIDE SEMICONDUCTOR ELEMENT

Publication number: JP10093137

Publication date:

1998-04-10

Inventor:

RUDAZ SERGE L

Applicant:

HEWLETT PACKARD CO

Classification:

- international:

H01L33/00; H01S5/323; H01S5/30; H01S5/32; H01L33/00;

H01S5/00; (IPC1-7): H01L33/00

- European:

H01L33/00C4D4B; H01L33/00G3B2; H01S5/323B4

Application number: JP19970236876 19970902
Priority number(s): US19960709355 19960906

Also published as:

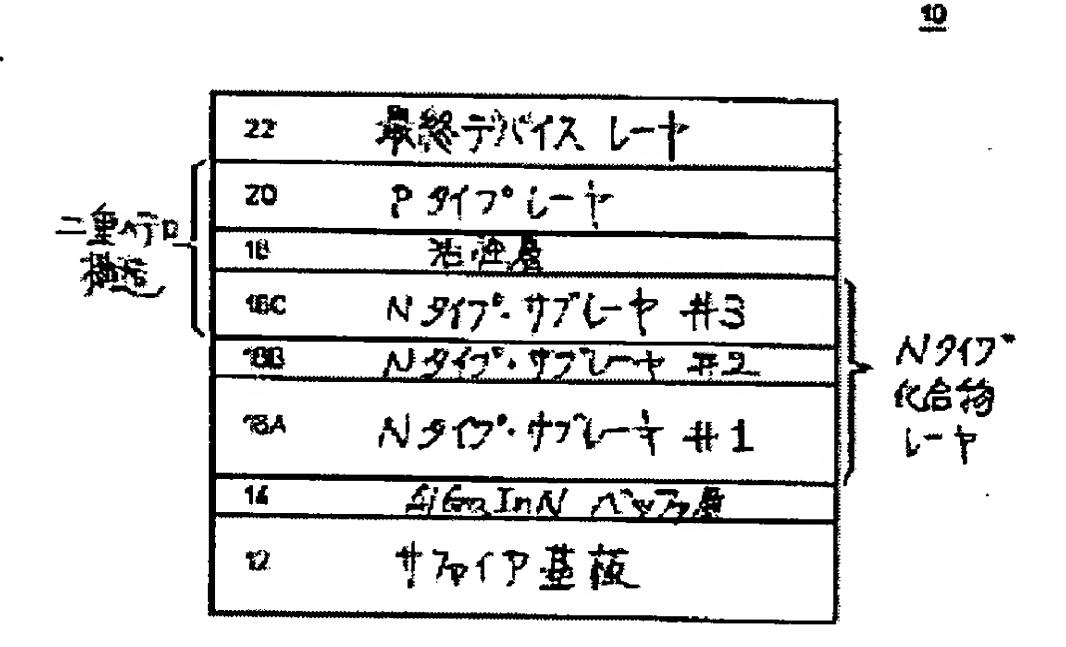
US5729029 (A1) .GB2317053 (A)

DE19725578 (A1)

Report a data error here

Abstract of JP10093137

PROBLEM TO BE SOLVED: To improve carrier implantation and pair-recombination by adjusting the composition and thickness related to each sub-layer to minimize cracks in a material and making a thickness of a corresponding sub-layer thinner as doping amount of a sub-layer increases. SOLUTION: A small amount of doping is applied to a first sub-layer 16A for avoiding cracks and formed into a thickness which is desirable for good material quality. Its doping level is Nd =2E18cm<-3>, and the related thickness is 3.5&mu m. A large amount of doping is applied to a second sublayer 16B for obtaining a good N contact forward voltage and electric resistance characteristic. A doping level is Nd =8E18cm<-3>, and a related thickness is 0.4&mu m. A third sub-layer 16C is doped to a desired level for obtaining an optimum carrier implantation and pair-recombination. N-contact electric resistance, implantation of a small amount of carrier and recombination characteristic can be improved without generating cracks.



Data supplied from the esp@cenet database - Worldwide

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The device and the (a) substrate which are characterized by including (a) and (b) below, (b) It is the compound device layer of yIn1-yN arranged on a substrate (AlxGa 1-x). This compound device layer The related presentation chosen according to the physical characteristic to which the 1st and 2nd sub layer is included, and each sub layer corresponds, The thickness of said corresponding sub layer becomes thin, so that it has thickness and doping level, the presentation and thickness relevant to each of said sub layer are carefully adjusted so that the crack of an ingredient may be suppressed to the minimum, and doping of said sub layer increases.

[Translation done.]

•



JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention] [0001]

[Industrial Application] This invention relates to manufacture of the device of the gallium nitride base. As this invention does not receive the crack of an ingredient, it especially aims at the improvement of the light extracted from the luminescence device of the gallium nitride base by an electrical property and the list.
[0002]

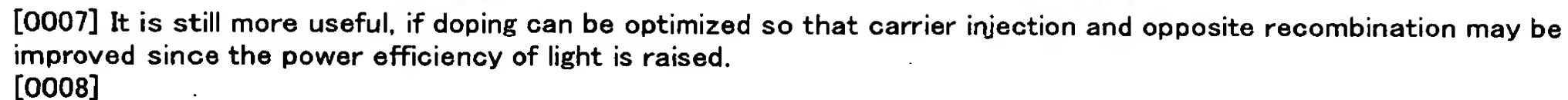
[Description of the Prior Art] The compound of the gallium nitride (GaN) base emits light on the green of the light, the range of blue, and the wavelength of a near ultraviolet ray. Since it is difficult for the gallium nitride of a single crystal to make it grow up, the commercial GaN substrate for carrying out epitaxial growth of the device of the GaN base cannot come to hand. Now, epitaxial growth of the luminescence device (LED) of a great portion of GaN base is carried out on silicon on sapphire. It becomes difficult for a difference of the lattice constant between silicon on sapphire and the semi-conductor of the GaN base and coefficient of thermal expansion to grow up the epitaxial layer of the high quality GaN base into silicon on sapphire. Furthermore, it is almost impossible to obtain a GaN semi-conductor high P type [conductive] because of the combination of an N type high background concentration level and P type low doping activity. Although the concept of a fundamental heterojunction device fully came to be understood over during many years Because of these difficulties, it is a yIn(AlxGa 1-x)1-yN (here, it is 0<=x<=1 and 0<=y<=1) ingredient system (these are known as AlGaInN until now.). Development of the green or heterojunction laser with the sufficient effectiveness which emits a blue light and LED which were used has been barred.

[0003] When the importance of a researcher growing up GaN or an AlN buffer layer at low temperature at the anaphase of the 1980s was discovered, LED of the GaN base where effectiveness is high became what has possibility. If a buffer layer is grown up into a sapphire layer at low temperature, the gestalt of the AlGaInN layer grown up succeedingly will be improved, and N type background concentration level of an AlGaInN ingredient will fall. The conductive P type GaN growth for activating P type dopant became easy by connecting heat annealing after growth, or a low energy electron beam exposure to this. By advance of such a technique, the progress condition of the device development of the AlGaInN ingredient system for optoelectronics and other applications was accelerated sharply.

[0004] Although growth of the good AlGainN device on substrates other than sapphire was attained by the latest advance, these substrates are not necessarily marketed widely yet. New buffer ingredient systems other than AlGainN (zinc oxide ZnO) are also used. It came to be used as a substrate for growing up a thick AlGainN single crystal and growing up an AlGainN device after that on silicon and the wafer of sapphire, by HVPE (hydride gaseous phase epitaxial law). Silicon carbide (SiC), ZnO, bulk GaN, and various garnets were also used, and a success is dedicated. Rather than sapphire, since lattice matching of these substrates is far carried out well to GaN, although a good device layer is obtained, they may not need a reserve buffer layer. However, aside from whether a buffer layer is used in all cases, according to the desired device property (it is (like the color of the light emitted)), between a substrate and an AlGainN device layer, the difference of a large lattice constant exists too. This arises for the lattice constant (they being the electrical and electric equipment and an optical property to a list) of a yIn(AlxGa 1-x)1-yN layer changing with the molecular proportion of x and y. The problem of the quality of an ingredient will be faced like the case of the growth on sapphire as a result.

[0005]

[Problem(s) to be Solved by the Invention] Generally, if a buffer layer is grown up on a substrate, it will become possible to grow up a device layer good N type and P type. However, if the thickness of the layer to which a lot of doping was performed exceeds several micrometers (micrometer) when N doping of an AlGalnN device layer increases and it exceeds measurement result 2E18cm-3 by the hall effect (for example, GaN layer which doped Si within LED), since grid mismatching with a substrate and the difference of coefficient of thermal expansion will become large, there are some device layers which show a severe crack, using a film, when the device of the advanced technology needs a lot of doping — moreover, when a thick layer is needed, a crack is suppressed by reducing the amount of doping to the minimum. The thickness of a layer becomes thin in order to prevent a crack, if the amount of doping of a device layer increases. However, in order to maintain the quality of an ingredient, the 1st thick device layer (generally 3-4 micrometers) is needed, and on the other hand, if there are many amounts of doping, N contact resistance in N dope layer, forward voltage, and a bulk resistor will fall, and it will become possible electric and to raise [of a device] the optical engine performance. The crack of an ingredient will have remarkable effect on the engine performance of a device, and will spoil dependability. [0006] It is the description very desirable for optimization of an electrical property (for example, forward voltage and series resistance) that the ingredient of LED is good to the increase of the amount of N type doping and coincidence in one or more device layers of LED.



[Means for Solving the Problem] Without causing the crack of a device layer, N type doping in the compound of an III-V group nitride semiconducting compound, i.e., GaN, AlGaN, AlInN, InGaN, or the GaN base like AlGaInN can be optimized so that N contact electricity resistance, a turn-on and forward voltage, minority carrier impregnation, and a recombination property may be improved. This is realized by manufacturing a compound device layer equipped with some sub layers N type. A dope sub layer corresponding N type is prepared for every desired electrical property or special feature. Corresponding thickness becomes thin, so that the crack of an ingredient may be avoided, it is chosen carefully and the amount of doping of thickness of each sub layer needed increases.

[0009] In the case of the luminescence device (LED), the N type compound device layer is equipped with three sub layers. The doping level of each sub layer is chosen so that the selected physical property may be optimized. Doping is not performed, or little doping is performed and the 1st sub layer is grown up to desirable thickness for the quality of a good ingredient in order to avoid a crack. A lot of doping is performed and the 2nd sub layer is maintained at thinness required to avoid the crack of suitable **** and an ingredient so that good N contact, forward voltage, and an electric resistance property may be acquired. Although the 3rd sub layer is doped to desired level so that the optimal carrier injection and opposite recombination in a barrier layer of a device may be obtained, generally, the doping is more nearly little than the 2nd sub layer, and, in a request, can increase suitable **** and its thickness.

[0010]

[Example] N type LED10 of this invention is shown in <u>drawing 1</u>. (AlxGa 1-x) The yIn1-yN buffer layer 14 is arranged on a substrate 12 like silicon on sapphire. The compound device layer 16 of N type AlGaInN is arranged in piles at the AlGaInN buffer layer 14. Duplex hetero structure is formed from the single of device sub layer 16C, the barrier layer 18 grown up on the compound device layer 16, and the compound semiconductor of AlGaInN, or the compound P type layer 20. [0011] The compound device layer 16 is equipped with three sub layers 16A, 16B, and 16C of an AlGaInN ingredient like GaN:Si which carried out N dope. Each sub layer has the doping level of a proper. In order to avoid a crack, little doping is performed, and 1st sub layer 16A is grown up to desirable thickness for the quality of a good ingredient. Doping level of 1st sub layer 16A can be referred to as Nd=2E18cm-3 (measurement result by the hall effect), and related thickness can be referred to as 3.5 micrometers. As for 2nd sub layer 16B, a lot of doping is performed so that good N contact forward voltage and an electric resistance property may be acquired. Doping level of 2nd sub layer 16B can be referred to as Nd=8E18cm-3 (measurement result by the hall effect), and since related thickness avoids a crack, it can be kept at 0.4 micrometers or less. As for 3rd sub layer 16C of an option, doping is performed to desired level so that the optimal carrier injection and opposite recombination may be obtained in the barrier layer 18 of a device. Doping level of 3rd sub layer 16C can be referred to as Nd=2E18cm-3 (measurement result by the hall effect). According to the 3rd sub layer, in blue, a green light emitting diode (LED), and a duplex hetero structure luminescence device like laser (edge luminescence laser and perpendicular resonance mold face luminescence laser), it becomes possible to carry out doping control separately so that the optimal current impregnation and recombination may be obtained.

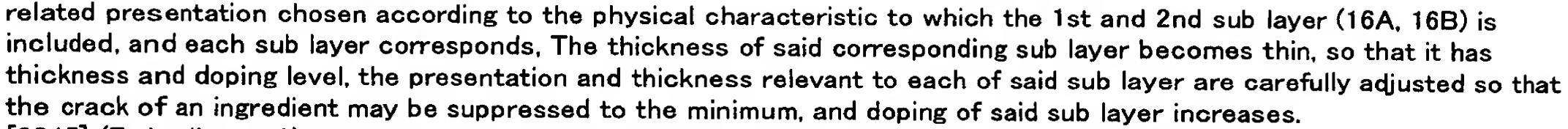
[0012] The process flow chart 30 about the device shown in <u>drawing 1</u> is shown in <u>drawing 2</u>. In step 40, a buffer layer is directly formed on silicon on sapphire. In step 50, although the 1st N type device sub layer is directly formed on a buffer layer at the growth temperature of the range of 300C-1500C, the thickness of the 1st sub layer may be changed among 1.0 micrometers - 300 micrometers. Although the 2nd sub layer is formed on the 1st sub layer at equivalent growth temperature in step 60 Generally the thickness of the 2nd sub layer is 0.05 micrometers - 1.0 micrometers. N type doping level Nd=8E18cm-3 are exceeded (measurement result by the hall effect), doping level is chosen so that the electrical property of a device may be optimized, and a sub layer becomes thin, so that it is kept thin enough and its amount of doping of a sub layer increases, in order that thickness may avoid a crack. In step 70, it is formed on the 2nd sub layer so that the 3rd sub layer of an option may become the selected doping level and thickness. Doping level and thickness are chosen so that current impregnation and optical recombination may be improved. In step 80, the remaining device layers are formed on a combinational-device layer at the growth temperature of the range of 300C-1500C.

[0013] As for a sub layer, it is possible to make it grow up using one of much the available technique, such as OMVPE, (for this to also be called MOCVD (metal organic chemistry vacuum deposition)), MBE (molecular beam epitaxy), GSMBE (gas source MBE), or HVPE (hydride gaseous phase epitaxial law). (AlxGa 1-x) If a yIn1-yN sub layer may have the same chemical composition, it may not be the same (namely, x [same] and y molecular proportion). If it may change rapidly between sub layers, a presentation and/or doping level of a sub layer may change gradually instead covering the whole thickness of a sub layer, if it may change gradually quietly covering finite thickness.

[0014] Like instantiation, although a compound layer equipped with three sub layers N type improves N electric contact resistance, forward voltage, current impregnation, and a radiative recombination, without causing the crack of a device layer, it is possible also for a presentation, thickness, and doping level of each class adding an additional N type sub layer so that it may be adapted for the electrical property or physical property of the request for this device. Compound structure can be extended so that the crack problem produced one by one in the layer to which the layer or P doping to which N doping was performed at other large quantities in a semiconductor device was performed further may be mitigated.

[0015] As mentioned above, although the example of this invention was explained in full detail, the example of each embodiment of this invention is shown hereafter.

[0016] The device and the (a) substrate (12) which are characterized by including (a) and (b) below, (Embodiment 1) (b) It is the compound device layer (16) of yIn1-yN arranged on a substrate (AlxGa 1-x). This compound device layer (16) The



[0017] (Embodiment 2) A device given in the embodiment 1 characterized by containing further the buffer layer (14) which intervenes between said substrate and said compound device layer.

[0018] The 3rd sub layer (16C) which is further equipped with the doping level relevant to said compound device layer, and is arranged on said 2nd sub layer is contained, (Embodiment 3) A device given in the embodiment 2 characterized by choosing said related doping level of said 3rd sub layer so that the physical property of the optimal carrier injection for luminescence and opposite recombination may be brought about in a barrier layer.

[0019] (Embodiment 4) A device given in the embodiment 1 characterized by choosing said related doping level of said 1st sub layer (16A) so that the physical characteristic of the good quality of an ingredient may be brought about, and choosing said related doping level of said 2nd sub layer so that the physical characteristic of low electrical resistivity and low device forward voltage may be brought about.

[0020] (Embodiment 5) A device given in the embodiment 4 to which said related doping level of said 2nd sub layer (16B) is characterized by performing a lot of doping compared with said related doping level of said 1st sub layer.

[0021] (Embodiment 6) A device given in the embodiment 5 characterized by performing doping which changes gradually from said 1st sub layer to said 2nd sub layer in said compound device layer (16).

[0022] (Embodiment 7) A device given in the embodiment 6 to which the presentation of said compound device layer (16) is characterized by changing gradually from said 1st sub layer to said 2nd sub layer.

[0023] (Embodiment 8) A device given in the embodiment 5 to which the presentation of said compound device layer (16) is characterized by changing gradually from said 1st sub layer to said 2nd sub layer.

[0024] (Embodiment 9) A device given in the embodiment 5 to which said related doping level ratio of said 1st sub layer and said 2nd sub layer is characterized by being between 1-100,000.

[0025] The 3rd sub layer (16C) which is equipped with the doping level relevant to said compound device layer (16), and is further arranged on said 2nd sub layer is contained, (Embodiment 10) A device given in the embodiment 4 characterized by choosing the doping level to which said 3rd sub layer relates so that the physical property of the optimal carrier injection for luminescence and opposite recombination may be brought about in a barrier layer.

[0026] (Embodiment 11) A device given in the embodiment 1 to which said compound device layer (16) is characterized by consisting of P type yIn(AlxGa 1-x)1-yN ingredients.

[0027] (Embodiment 12) A device given in the embodiment 1 to which said compound device layer (16) is characterized by consisting of N type yIn(AlxGa 1-x)1-yN ingredients.

[0028] (Embodiment 13) A device given in the embodiment 12 characterized by choosing said related doping level of said 1st sub layer (16A) so that the physical characteristic of the good quality of an ingredient may be brought about, and choosing said related doping level of said 2nd sub layer so that the physical characteristic of low electrical resistivity and low device forward voltage may be brought about.

[0029] (Embodiment 14) A device given in the embodiment 13 characterized by performing a lot of doping compared with said related doping level of said 1st sub layer in said related doping level of said 2nd sub layer (16B).

[0030] (Embodiment 15) A device given in the embodiment 14 characterized by performing doping which changes gradually from said 1st sub layer (16A) to said 2nd sub layer (16B) in said compound device layer.

[0031] (Embodiment 16) A device given in the embodiment 14 to which the presentation of said compound device layer is characterized by changing gradually from said 1st sub layer (16A) to said 2nd sub layer (16B).

[0032] (Embodiment 17) A device given in the embodiment 13 to which said related doping level ratio of said 1st sub layer (16A) and said 2nd sub layer (16B) is characterized by being from 1 to 100,000.

[0033] The 3rd sub layer (16C) which is equipped with the doping level relevant to said compound device layer (16), and is further arranged on said 2nd sub layer (16B) is contained, (Embodiment 18) A device given in the embodiment 13 characterized by choosing said related doping level of said 3rd sub layer (16C) so that the physical property of the optimal carrier injection for luminescence and opposite recombination may be brought about in a barrier layer.

[0034] (Embodiment 19) A device given in the embodiment 18 characterized by performing a lot of doping compared with said related doping level of the 1st sub layer (16A) in said related doping level of said 2nd sub layer (16B).

[0035] (Embodiment 20) A device given in the embodiment 19 characterized by containing further the buffer layer (14) which intervenes between said substrate (12) and said compound device layer (16).

[0036] (Embodiment 21) A device given in the embodiment 20 to which the ratio of said related doping level of said 1st sub layer (16A) and said 2nd sub layer (16B) is characterized by being from 1 to 100,000.

[Translation done.]



JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] N type compound layer is drawing showing the device of this invention grown up first.

[Drawing 2] It is the flow chart of the manufacture process about the device shown in <u>drawing 1</u> .

[Description of Notations]

12: Substrate

14: N type buffer layer

16: Compound device layer

16A: Sub layer

16B: Sub layer

16C: Sub layer

18 Barrier Layer

20 P Type Compound Semiconductor Layer

[Translation done.]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平10-93137

(43)公開日 平成10年(1998) 4月10日

(51) Int.Cl.⁶

識別記号

 \mathbf{F} I

H 0 1 L 33/00

H01L 33/00

審査請求 未請求 請求項の数1 OL (全 6 頁)

(21)出願番号

特願平9-236876

(22)出願日

平成9年(1997)9月2日

(31)優先権主張番号 709, 355

1996年9月6日

(32)優先日 (33)優先権主張国

米国 (US)

(71)出願人 590000400

> ヒューレット・パッカード・カンパニー アメリカ合衆国カリフォルニア州パロアル

ト ハノーパー・ストリート 3000

(72)発明者 セルジュ・エル・ラダズ

アメリカ合衆国カルフォルニア州サニーベ

イル サンセット・アペニュー 382

(74)代理人 弁理士 上野 英夫

(54) 【発明の名称】 III-V族窒化物半導体素子

(57)【要約】

【課題】青色系発光素子の製造において、窒化ガリウム (GaN)ベースの化合物をサファイア基板上にバッフ ァ層を入れてエピタキシャル成長させる。しかし基板と AlGaInNデバイス層との間には、やはり大幅な格 子定数の差が存在しデバイス層の中に亀裂が生じること がある。

【解決手段】いくつかのサブ・レーヤを備えたNタイプ の化合物デバイス層を製造することによって実現する。 所望の各電気特性または特質毎に対応するNタイプのド ープサブ・レーヤが設けられる。各サブ・レーヤの厚さ は材料の亀裂を回避するように慎重に選択され、必要と されるドーピング量が増すほど対応する厚さは薄くす る。

읻 # #3 #2 Nタ(プ・サブ 最終デバイス 草 Alba InN **治他**屬 #701P 9170. Z 18C 168 12

【特許請求の範囲】

【請求項1】以下(a)および(b)を含むことを特徴とするデバイス、(a)基板と、(b)基板上に配置される($A_{1x}G_{a_{1-x}}$) $_{y}I_{n_{1-y}}$ Nの化合物デバイス層であって、該化合物デバイス層は、第1と第2のサブ・レーヤを含んでおり、各サブ・レーヤは対応する物理的特性に合わせて選択された関連する組成、厚さ、及び、ドーピング・レベルを有しており、

前記サブ・レーヤのそれぞれに関連した組成及び厚さは、材料の亀裂を最小限に抑えるように念入りに調整されていて、前記サブ・レーヤのドーピングが増すほど、対応する前記サブ・レーヤの厚さが薄くなる。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は、窒化ガリウム・ベースのデバイスの製造に関するものである。とりわけ、本発明は、材料の亀裂を被らないようにして、電気特性、並びに、窒化ガリウム・ベースの発光デバイスから抽出される光の改善を目指すものである。

[0002]

【従来の技術】窒化ガリウム(GaN)ベースの化合物 は、可視光の緑と青の範囲、及び、近紫外線の波長で発 光する。単結晶の窒化ガリウムは成長させるのが困難な ので、GaNベースのデバイスをエピタキシャル成長さ せるための、市販のGaN基板を入手することはできな い。現在のところ、大部分のGaNベースの発光デバイ ス(LED)は、サファイア基板上にエピタキシャル成 長させられている。サファイア基板とGaNベースの半 導体との間における格子定数及び熱膨張率の相違のた め、サファイア基板に質の高いGaNベースのエピタキ シャル層を成長させるのは困難になる。さらに、Nタイ **・プの高バックグラウンド濃度とPタイプの低ドーピング** 活性度の組み合わせのため、伝導性の高いPタイプのG a N半導体を得るのはほぼ不可能である。基本的なヘテ 口接合デバイスの概念は、長年の間に渡って十分に理解 されるようになったが、これらの難点のために、(A1 $_{x}Ga_{1-x}$), $In_{1-y}N$ (ここで、 $0 \le x \le 1$ 及び $0 \le y$ ≦1)材料系(これらはこれまでAlGaInNとして 既知である。)を利用した、緑または青の光を放出する 効率の良いヘテロ接合レーザ及びLEDの開発が妨げら れてきた。

【0003】1980年代後期に、研究者が低温でGaNまたはA1Nバッファ層を成長させることの重要性を発見した時、効率の高いGaNベースのLEDは、可能性を有するものになった。サファイア層にバッファ層を低温で成長させると、引き続き成長させるA1GaInN層の形態が改善され、A1GaInN材料のNタイプ・バックグラウンド濃度が低下する。これと、成長後の熱アニーリングまたは低エネルギ電子ビーム照射が結びつけられることによって、Pタイプ・ドーパントを活

性化させるための導電性PタイプGaNの成長が容易になった。こうした技術の進歩によって、オプトエレクトロニクス及び他の用途のためのAlGaInN材料系のデバイス開発の進み具合が大幅に加速された。

【0004】最近の進歩によって、サファイア以外の基 板上における良好なA1GaInNデバイスの成長が可 能になったが、これらの基板は、まだ広く市販されてい るわけではない。AlGaInN以外の新たなバッファ 材料系(酸化亜鉛乙n0)も利用されるようになってい る。HVPE(水素化物気相エピタキシャル法)によっ て、シリコン及びサファイアのウェーハ上に厚いA1G aInN単結晶を成長させて、その後、A1GaInN デバイスを成長させるための基板として利用されるよう になった。炭化珪素(SiC)、ZnO、バルクGa N、及び、各種ガーネットも利用され、成功を納めてい る。これらの基板は、サファイアよりも、GaNに対し てはるかにうまく格子整合するので、良質のデバイス層 を得るのに、予備バッファ層を必要としない場合もあり 得る。しかし、あらゆる場合において、バッファ層が用 いられるか否かはともかく、所望のデバイス特性(放出 される光のカラーのような)によれば、基板とA1Ga InNデバイス層との間には、やはり、大幅な格子定数 の差が存在する。これが生じるのは、(AlgGal-x) y I n_{1-y} N層の格子定数(並びに電気及び光学特性)が ×及びyの分子比によって変化するためである。結果と して、サファイア上における成長の場合と同様に、材料 の質の問題に直面することになる。

[0005]

【発明が解決しようとする課題】一般に、基板上にバッ ファ層を成長させると、良質なNタイプ及びPタイプの デバイス層を成長させることが可能になる。しかし、A 1GaInNデバイス層のNドーピングが増大し、ホー ル効果による測定結果2E18cm-3を超える場合 (例えば、LED内でSiをドープしたGaN層)、多 量のドーピングが施された層の厚さが数マイクロメート ル(μm)を超えると、基板との格子不整合及び熱膨張 率の差が大きくなるので、デバイス層の中にはひどい亀 裂を示すものがある。先行技術のデバイスは、多量のド ーピングが必要な場合には薄い層を利用することによっ て、また、厚い層が必要になる場合にはドーピング量を 減らすことによって、亀裂を最小限に抑える。デバイス 層のドーピング量が増すと、亀裂を防ぐため、層の厚さ は薄くなる。しかし、材料の質を維持するためには、厚 い第1のデバイス層(一般に3~4μm)が必要にな り、一方、ドーピング量が多いと、Nドープ層内におけ るN接触抵抗、順電圧、及び、バルク抵抗が低下して、 デバイスの電気的及び光学的性能を高めることが可能に なる。材料の亀裂は、デバイスの性能にかなりの影響を 与え、信頼性を損なうことになる。

【0006】LEDの1つ以上のデバイス層においてN

タイプのドーピング量が増し、同時に、LEDの材料が 良質であることは、電気特性(例えば、順電圧及び直列 抵抗)の最適化にとって極めて望ましい特徴である。

【 0 0 0 7 】 光の出力効率を高めるため、キャリヤ注入 及び対再結合が改善されるように、ドーピングを最適化 することができれば、さらに有益である。

[0008]

【課題を解決するための手段】III-V族窒化物半導体化合物、すなわち、GaN、AlGaN、AlInN、InGaN、または、AlGaInNのようなGaNベースの化合物におけるNタイプ・ドーピングは、デバイス層の亀裂を引き起こすことなく、N接触電気抵抗、ターン・オン及び順電圧、少数キャリヤ注入、及び、再結合特性を改善するように最適化することが可能である。これは、いくつかのサブ・レーヤを備えたNタイプの化合物デバイス層を製造することによって実現する。所望の各電気特性または特質毎に、対応するNタイプのドープサブ・レーヤが設けられる。各サブ・レーヤの厚さは、材料の亀裂を回避するように慎重に選択され、必要とされるドーピング量が増すほど、対応する厚さは薄くなる。

【0009】発光デバイス(LED)の場合、Nタイプ の化合物デバイス層は、3つのサブ・レーヤを備えてい る。各サブ・レーヤのドーピング・レベルは、選択され た物理特性を最適化するように選択されている。第1の サブ・レーヤは、亀裂を回避するため、ドーピングが施 されないか、あるいは、少量のドーピングが施され、良 好な材料の質にとって望ましい厚さまで成長させられ る。第2のサブ・レーヤは、良好なN接触、順電圧、及 び、電気抵抗特性が得られるように、多量のドーピング が施され、相応じて、材料の亀裂を回避するのに必要な 薄さに保たれる。第3のサブ・レーヤは、デバイスの活 性層における最適なキャリヤ注入及び対再結合が得られ るように、所望のレベルまでドープされるが、そのドー ピングは、一般に、第2のサブ・レーヤよりも少量であ り、所望の場合には、相応じて、その厚さを増すことが 可能である。

[0010]

【実施例】図1には、本発明のNタイプのLED1Oが示されている。(A_1 , Ga_{1-x}), I_{n_1-y} Nバッファ層14が、サファイア基板のような基板12上に配置される。 A_1 Ga I_n Nバッファ層14に重ねて、Nタイプの A_1 Ga I_n Nの化合物デバイス層16が配置される。二重へテロ構造が、デバイスサブ・レーヤ16Cと、化合物デバイス層16の上に成長させられた、活性層18、及び、 A_1 Ga I_n Nの化合物半導体の単一または複合Pタイプ層20から形成される。

【0011】化合物デバイス層16は、GaN:SiのようなNドープしたAlGaInN材料の3つのサブ・レーヤ16A、16B、及び、16Cを備えている。各

サブ・レーヤは固有のドーピング・レベルを有してい る。第1のサブ・レーヤ16Aは、亀裂を回避するため 少量のドーピングが施され、良好な材料の質にとって望 ましい厚さまで成長させられる。第1のサブ・レーヤ1 6AOドーピング・レベルは、 $N_d = 2E18cm$ -3 (ホール効果による測定結果)とすることが可能であ り、関連する厚さは、3.5μmとすることが可能であ る。第2のサブ・レーヤ16Bは、良好なN接触順電 圧、及び、電気抵抗特性が得られるように、多量のドー ピングが施される。第2のサブ・レーヤ16Bのドーピ ング・レベルは、 $N_d = 8E18cm^{-3}$ (ホール効果に よる測定結果)とすることが可能であり、関連する厚さ は、亀裂を回避するため、〇、4μm以下に保つことが 可能である。オプションの第3のサブ・レーヤ16C は、デバイスの活性層18において最適なキャリヤ注入 及び対再結合が得られるように、所望のレベルまでドー ピングが施される。第3のサブ・レーヤ16Cのドーピ ング・レベルは、 $N_d = 2E18cm^{-3}$ (ホール効果に よる測定結果)とすることが可能である。第3のサブ・ レーヤによれば、青及び緑の発光ダイオード(LED) 及びレーザ(エッジ発光レーザ及び垂直共振型面発光レ ーザ)のような二重ヘテロ構造発光デバイスにおいて、 最適な電流注入及び再結合が得られるように別個にドー ピング制御することが可能になる。

【〇〇12】図2には、図1に示すデバイスに関するプ ロセス・フロー・チャート30が示されている。ステッ プ40において、バッファ層が、サファイア基板上に直 接形成される。ステップ50において、300C~15 00Cの範囲の成長温度で、第1のNタイプ・デバイス サブ・レーヤが、バッファ層上に直接形成されるが、第 1のサブ・レーヤの厚さは、1.0μm~300μmの 間で変動してもよい。ステップ60では、同等の成長温 度で、第2のサブ・レーヤが、第1のサブ・レーヤ上に 形成されるが、第2のサブ・レーヤの厚さは、一般に、 $0.05 \mu m \sim 1.0 \mu m であり、Nタイプのドーピン$ グ・レベルは、 $N_d = 8E18cm^{-3}$ を超え(ホール効 果による測定結果)、ドーピング・レベルはデバイスの 電気特性を最適化するように選択され、厚さは亀裂を回 避するため十分に薄く保たれ、サブ・レーヤのドーピン グ量が増すほどサブ・レーヤは薄くなる。ステップ70 において、オプションの第3のサブ・レーヤが、選択さ れたドーピング・レベル及び厚さになるように、第2の サブ・レーヤ上に形成される。ドーピング・レベル及び 厚さは、電流注入及び光学再結合を改善するように選択 される。ステップ80において、残りのデバイス層が、 3000~15000の範囲の成長温度で、複合デバイ ス層上に形成される。

【0013】サブ・レーヤは、OMVPE、(これはMOCVD(金属有機化学蒸着法)とも呼ばれる)、MBE(分子線エピタキシャル法)、GSMBE(ガスソー

スMBE)、または、HVPE(水素化物気相エピタキシャル法)といった多くの利用可能な技法の1つを利用して成長させることが可能である。(Al、Ga¹-ҳ)、In¹-ッNサブ・レーヤは、化学組成が同じ場合もあれば、同じではない場合もある(すなわち、同じx及びッ分子比)。サブ・レーヤの組成及び/またはドーピング・レベルは、サブ・レーヤ間において急激に変化する場合もあれば、代わりに、有限厚さにわたって穏やかに漸変する場合もあれば、サブ・レーヤの厚さ全体にわたって漸変する場合もある。

【0014】3つのサブ・レーヤを備えたNタイプの化合物層は、例示のように、デバイス層の亀裂を引き起こすことなく、N電気接触抵抗、順電圧、電流注入、及び、放射再結合を改善するが、各層の組成、厚さ、及び、ドーピング・レベルが、該デバイスにとって所望の電気特性または物理特性に適応するように、追加Nタイプサブ・レーヤを加えることも可能である。化合物構造は、さらに、半導体デバイスにおける他の多量にNドーピングを施された層またはPドーピングを施された層に順次生じる亀裂問題を軽減するように拡張することが可能である。

【 0 0 1 5 】以上、本発明の実施例について詳述したが、以下、本発明の各実施態様の例を示す。

【0016】(実施態様1)以下(a)および(b)を含むことを特徴とするデバイス、(a)基板(12)と、(b)基板上に配置される(A1、Ga1-x),In1-yNの化合物デバイス層(16)であって、該化合物デバイス層(16)は、第1と第2のサブ・レーヤ(16A、16B)を含んでおり、各サブ・レーヤは対応する物理的特性に合わせて選択された関連する組成、厚さ、及び、ドーピング・レベルを有しており、前記サブ・レーヤのそれぞれに関連した組成及び厚さは、材料の亀裂を最小限に抑えるように念入りに調整されていて、前記サブ・レーヤのドーピングが増すほど、対応する前記サブ・レーヤの厚さが薄くなる。

【0017】(実施態様2)さらに、前記基板と前記化合物デバイス層の間に介在するバッファ層(14)が含まれていることを特徴とする実施態様1に記載のデバイス。

【0018】(実施態様3)前記化合物デバイス層に、さらに関連するドーピング・レベルを備え、前記第2のサブ・レーヤの上に配置される第3のサブ・レーヤ(16C)が含まれていることと、前記第3のサブ・レーヤの前記関連するドーピング・レベルが、活性層において発光に最適なキャリヤ注入及び対再結合の物理特性をもたらすように選択されていることを特徴とする実施態様2に記載のデバイス。

【0019】(実施態様4)前記第1のサブ・レーヤ (16A)の前記関連ドーピング・レベルが、材料の良 好な質という物理的特性をもたらすように選択され、前 記第2のサブ・レーヤの前記関連ドーピング・レベルが、低電気抵抗率及び低デバイス順電圧という物理的特性をもたらすように選択されることを特徴とする実施態様1に記載のデバイス。

【0020】(実施態様5)前記第2のサブ・レーヤ (16B)の前記関連ドーピング・レベルが、前記第1のサブ・レーヤの前記関連するドーピング・レベルに比べて、多量のドーピングが施されることを特徴とする実施態様4に記載のデバイス。

【0021】(実施態様6)前記化合物デバイス層(16)において、前記第1のサブ・レーヤから前記第2のサブ・レーヤへと漸変するドーピングが施されていることを特徴とする実施態様5に記載のデバイス。

【0022】(実施態様7)前記化合物デバイス層(16)の組成が、前記第1のサブ・レーヤから前記第2のサブ・レーヤへと漸変することを特徴とする実施態様6に記載のデバイス。

【0023】(実施態様8)前記化合物デバイス層(16)の組成が、前記第1のサブ・レーヤから前記第2のサブ・レーヤへと漸変することを特徴とする実施態様5に記載のデバイス。

【0024】(実施態様9)前記第1のサブ・レーヤと前記第2のサブ・レーヤの前記関連するドーピング・レベル比が、1~100、000間であることを特徴とする実施態様5に記載のデバイス。

【0025】(実施態様10)前記化合物デバイス層 (16)に、さらに、関連するドーピング・レベルを備え、前記第2のサブ・レーヤの上に配置される第3のサブ・レーヤ(16C)が含まれていることと、前記第3のサブ・レーヤの関連するドーピング・レベルが、活性層において発光に最適なキャリヤ注入及び対再結合の物理特性をもたらすように選択されていることを特徴とする実施態様4に記載のデバイス。

【0026】(実施態様11)前記化合物デバイス層(16)が、 $Pタイプの(Al_xGa_{1-x})_yIn_{1-y}N材料から構成されることを特徴とする実施態様<math>1$ に記載のデバイス。

【0027】(実施態様12)前記化合物デバイス層(16)が、 $Nタイプの(A1_xGa_{1-x})_yIn_{1-y}N材料から構成されることを特徴とする実施態様<math>1$ に記載のデバイス。

【0028】(実施態様13)前記第1のサブ・レーヤ (16A)の前記関連するドーピング・レベルが、材料 の良好な質という物理的特性をもたらすように選択され、前記第2のサブ・レーヤの前記関連するドーピング・レベルが、低電気抵抗率及び低デバイス順電圧という 物理的特性をもたらすように選択されることを特徴とする実施態様12に記載のデバイス。

【0029】(実施態様14)前記第2のサブ・レーヤ (16B)の前記関連するドーピング・レベルにおいて は、前記第1のサブ・レーヤの前記関連するドーピング・レベルに比べて、多量のドーピングが施されることを特徴とする実施態様13に記載のデバイス。

【0030】(実施態様15)前記化合物デバイス層に、前記第1のサブ・レーヤ(16A)から前記第2のサブ・レーヤ(16B)へと漸変するドーピングが施されていることを特徴とする実施態様14に記載のデバイス。

【0031】(実施態様16)前記化合物デバイス層の組成が、前記第1のサブ・レーヤ(16A)から前記第2のサブ・レーヤ(16B)へと漸変することを特徴とする実施態様14に記載のデバイス。

【 0032】(実施態様17)前記第1のサブ・レーヤ (16A)と前記第2のサブ・レーヤ (16B)の前記 関連するドーピング・レベル比が、1から100、00 0の間であることを特徴とする実施態様13に記載のデバイス。

【0033】(実施態様18)前記化合物デバイス層 (16)に、さらに、関連するドーピング・レベルを備え、前記第2のサブ・レーヤ (16B)の上に配置される第3のサブ・レーヤ (16C)が含まれていることと、前記第3のサブ・レーヤ (16C)の前記関連するドーピング・レベルが、活性層において発光に最適なキャリヤ注入及び対再結合の物理特性をもたらすように選択されていることを特徴とする実施態様13に記載のデバイス。

【0034】(実施態様19)前記第2のサブ・レーヤ

(16B)の前記関連するドーピング・レベルにおいては、第1のサブ・レーヤ(16A)の前記関連するドーピング・レベルに比べて、多量のドーピングが施されることを特徴とする実施態様18に記載のデバイス。

【0035】(実施態様20)さらに、前記基板(12)と前記化合物デバイス層(16)の間に介在するバッファ層(14)が含まれていることを特徴とする実施態様19に記載のデバイス。

【0036】(実施態様21)前記第1のサブ・レーヤ(16A)と前記第2のサブ・レーヤ(16B)の前記関連するドーピング・レベルの比が、1から100、00の間であることを特徴とする実施態様20に記載のデバイス。

【図面の簡単な説明】

【図1】Nタイプ化合物層が最初に成長させられる本発明のデバイスを示す図である。

【図2】図1に示すデバイスに関する製造プロセスのフローチャートである。

【符号の説明】

12: 基板

14: Nタイプ・バッファ層

16: 化合物デバイス層

16A: サブ・レーヤ

16B: サブ・レーヤ

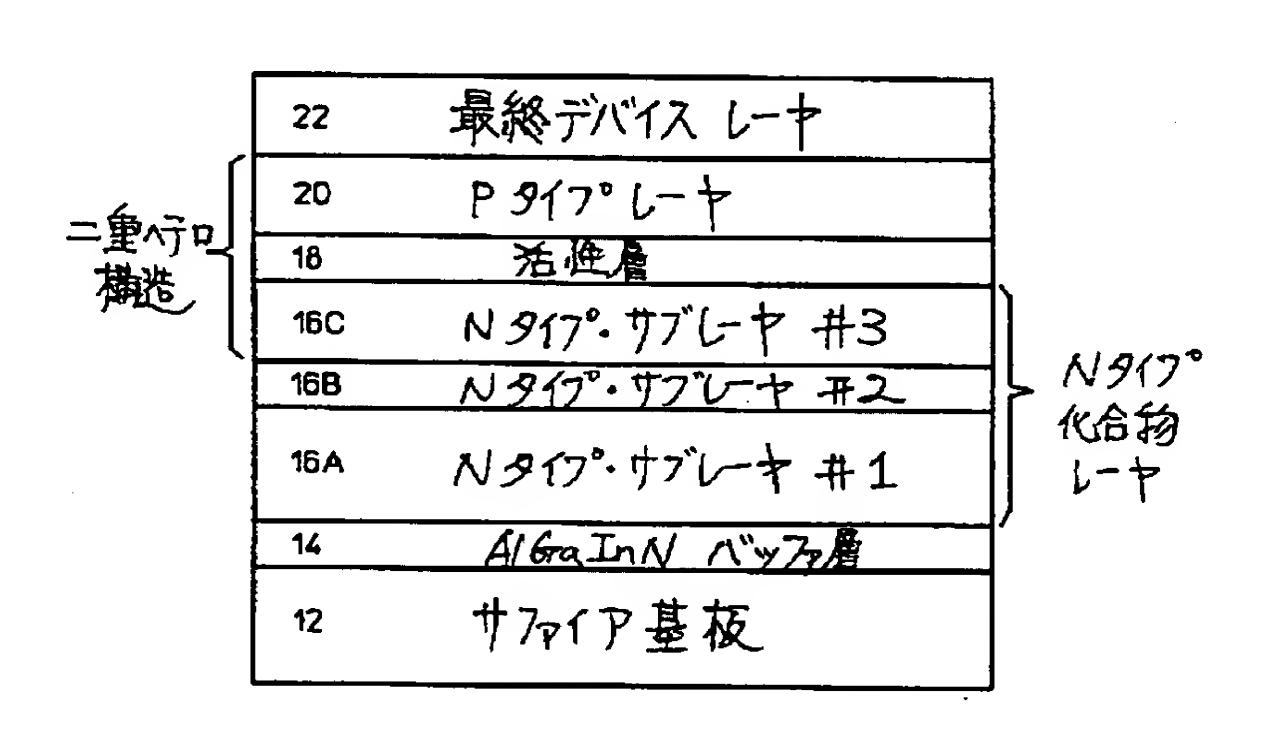
16C: サブ・レーヤ

18 活性層

20 Pタイプ化合物半導体層

<u>10</u>

【図1】



【図2】

